

# FPGA РЕАЛИЗАЦИЯ ПАРАУНИТАРНОГО БАНКА ФИЛЬТРОВ НА БАЗЕ МНОГОМЕРНОГО CORDIC АЛГОРИТМА

Петровский Н.А.

Научный руководитель: канд. техн. наук, доц. Станкевич А.В.

Белорусский государственный университет информатики и радиоэлектроники, Беларусь

E-mail: nick@petrovsky.eu

**Аннотация** — Рассматривается реализация системы на кристалле FPGA многополосного вейвлет-преобразования на основе 8-ми канального параунитарного банка фильтров (ПУБФ) в алгебре кватернионов. Система может рассматриваться как базовая для компрессоров класса L2L (lossless-to-lossy).

## 1. Введение

В настоящее время кватернионы рассматриваются, как новая парадигма в цифровой обработке сигналов. Благодаря этому, многомерный сигнал может представляться как одиночная переменная, что обеспечивает обобщение и гибкость в моделировании трёх- и четырёхмерных сигналов.

ПУБФ анализа описывается  $M \times M$  полифазной матрицей  $E(z)$ , которая будет параунитарной, если  $E^H(z^{-1})E(z) = cI_M$ , где  $c$  — ненулевая константа и  $M$  — число каналов в банке фильтров. Структура ПУБФ получается путем факторизации полифазной матрицы  $E(z)$  на элементарные математические преобразования, как правило, это планарные обороты Гивенса [1], при квантовании коэффициентов которых теряется свойство параунитарности. Как показано в [2], при переходе к алгебре кватернионов свойство параунитарности не зависит от квантования коэффициентов. Таким образом, ПУБФ может быть ядром многополосного вейвлет преобразования [2].

## 2. Основная часть

Для ПУБФ анализа с линейной ФЧХ и четного числа каналов  $M$  известна общая факторизация передаточной полифазной матрицы  $E(z)$  [2]:

$$E(z) = M^{\pm}(Q_{N-1})\Lambda(z)M^{\pm}(Q_{N-2})\Lambda(z) \dots M^{\pm}(Q_1)\Lambda(z)M^{\pm}(Q_0)M^{\mp}(P_0),$$

где,  $\Lambda(z) = \text{diag}(I_{M/2}, z^{-1}I_{M/2})$  — матрица задержки,  $M^+(\cdot)$  и  $M^-(\cdot)$  — «левая» и «правая» матрицы умножения кватернионов.

На рис. 1 показана решетчатая структура восьми канального параунитарного банка фильтров с линейной ФЧХ. Ключевым элементом в данной структуре является умножитель на кватернион константу. Известна следующая матрица аппроксимации на основе гиперкомплексного CORDIC алгоритма:

$$M^{\pm} \left( \zeta \left( \tau^{(n)}, \sigma_1^{(n)}, \sigma_2^{(n)}, \sigma_3^{(n)} \right) \right) = \begin{bmatrix} 1 & -\sigma_1^{(n)}2^{\tau^{(n)}} & -\sigma_2^{(n)}2^{\tau^{(n)}} & -\sigma_3^{(n)}2^{\tau^{(n)}} \\ \sigma_1^{(n)}2^{\tau^{(n)}} & 1 & \mp\sigma_3^{(n)}2^{\tau^{(n)}} & \pm\sigma_2^{(n)}2^{\tau^{(n)}} \\ \sigma_2^{(n)}2^{\tau^{(n)}} & \pm\sigma_3^{(n)}2^{\tau^{(n)}} & 1 & \mp\sigma_1^{(n)}2^{\tau^{(n)}} \\ \sigma_3^{(n)}2^{\tau^{(n)}} & \mp\sigma_2^{(n)}2^{\tau^{(n)}} & \pm\sigma_1^{(n)}2^{\tau^{(n)}} & 1 \end{bmatrix},$$

где  $\zeta$  —  $n$ -ная итерация,  $\tau^{(n)}$  — сдвиг,  $\sigma_{1..3}^{(n)}$  — знак.

Предлагается собственная схема аппроксимации  $M^{\pm}(\cdot)$  на основе прореживания матрицы по мнимым компонентам гиперкомплексного коэффициента.

Таблица 1

FPGA: XC6VLX240T	LUT6-FF	LUT	FF
Схема: 4D CORDIC	189	105	81

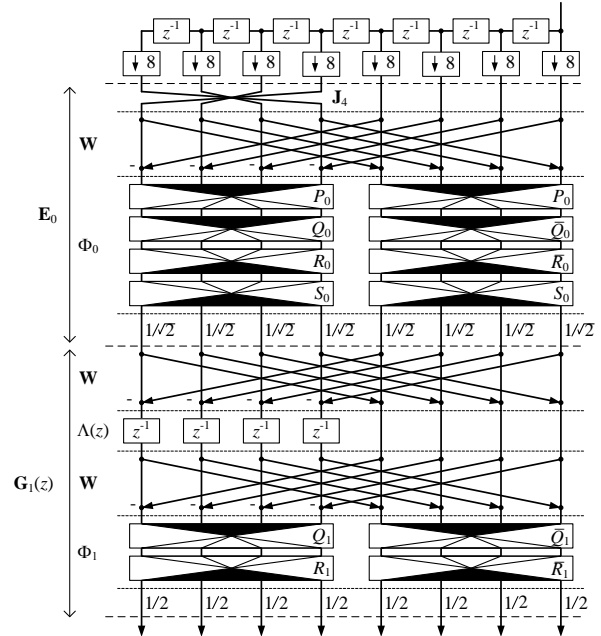


Рис. 1

## 3. Заключение

Реализация умножителя кватернионов на многомерном CORDIC алгоритме существенно уменьшает затраты оборудования по сравнению с известными алгоритмами, а также позволяет организовывать конвейерные схемы вычислений. Аппаратные затраты приводятся в табл. 1 для 16 разрядного слова.

## 4. Список литературы

- [1] Parfieniuk M. Inherently lossless structures for eight- and six-channel linear-phase paraunitary filter banks based on quaternion multipliers / M. Parfieniuk, A. Petrovsky // Signal Process.— 2010. — Vol. 90. — P.1755 — 1767.
- [2] Chen Y.J. M-Channel lifting factorization of perfect reconstruction filter banks and reversible M-band wavlet transform / Y.J. Chen, K.S. Amaratunga // IEEE Trans. Circuits Syst. II. — 2003. — Vol. 50, № 12. — P. 963 — 976.

## FPGA IMPLEMENTATION OF A PARAUNITARY FILTERS BANK BASED ON THE MULTIDIMENSIONAL CORDIC

Petrovsky N.A.

Scientific adviser: Stankevich A.W.

Belarusian State University of Informatics and Radioelectronics, Belarus

**Abstract** — FPGA implementation of a 8-channel paraunitary filter bank using a quaternion algebra are described. The system can be considered as a base for compressors of the L2L class (lossless-to-lossy).