

# КОМБИНИРОВАННЫЙ СПОСОБ ЗАЩИТЫ ИНТЕГРАЛЬНЫХ СХЕМ ОТ ВОЗДЕЙСТВИЯ ЭЛЕКТРОСТАТИЧЕСКОГО РАЗРЯДА

Брылева О.А.

Научный руководитель: канд. техн. наук, доц. Алексеев В.Ф.

Белорусский государственный университет информатики и радиоэлектроники, Беларусь

E-mail: bryleva.bsuir@mail.com

**Аннотация** — Рассмотрены возможности GCZDSCR — комбинированного устройства защиты интегральных схем (ИС) от воздействия электростатического разряда (ЭСР). Главными составляющими защитного устройства являются основная схема тиристора (*SCR-circuit*), а так же управляющая и переключающая схемы.

## 1. Введение

Электростатический разряд (ЭСР) — импульсный перенос накопленного электростатического заряда между телами с разными электростатическими потенциалами [1]. Опасность воздействия ЭСР на ИС обусловлена протеканием ряда физических процессов и явлений в структуре изделия, сопровождающих разряд. Восприимчивость ИС к воздействию ЭСР вынуждает разработчиков задумываться об организации соответствующих встроенных схем защитных устройств.

Существует две базовых схемы защиты устройств от воздействия ЭСР с низким током утечки [2]. В первом случае основную функцию по защите от разрядного тока в схеме выполняет МОП — транзистор, во втором — биполярный транзистор.

## 2. Основная часть

GCZDSCR представляет собой комплексное устройство, предназначенное для защиты ИС от воздействия ЭСР. Комплекс объединяет в себе такие составляющие, как основная схема тиристора, схема контроля напряжение в открытом состоянии и управляющая схема, регулирующая напряжение.

На рис. 1 показаны поперечные сечения слоев противоположных сторон структуры устройства GCZDSCR [3].

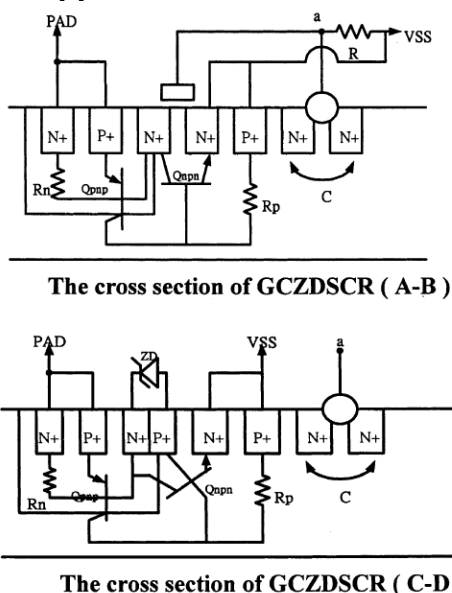


Рис. 1

Основная схема тиристора (*SCR circuit*) включает резисторы  $R_n$ ,  $R_p$ , а также транзисторы с *npr*- и *prp*-типом проводимости. При постоянной нагрузке на подложке, приложенное напряжение будет создавать

ток, протекающий через стабилитрон (*ZD*) и индуцировать ток через резистор  $R_n$ , стабилитрон *ZD* и резистор  $R_p$ , тем самым открывая *npr*- и *prp*- биполярные транзисторы. В этом случае ток через конденсатор *C* протекать не будет. В отличие от ситуации с динамической нагрузкой, когда благодаря конденсатору создается напряжение затвор-исток  $U_{GS}$  на МОП-транзисторе с *n*-типом проводимости, пропускающем ток через резистор  $R_n$  и открывающем *npr*-транзистор. При нарастании пикового напряжения ЭСР, возрастает и напряжение  $U_{GS}$ . Следовательно, МОП-транзистор проводит большой ток стока, чтобы сократить время включения тиристора и понизить пиковое напряжение ЭСР на подложке. Пропускная способность конденсатора возрастает с ростом частоты входного сигнала ЭСР. Таким образом, при воздействии на схему пикового ЭСР основную защиту обеспечит схема контроля напряжение в открытом состоянии. И, наоборот, при медленно изменяющемся воздействующем сигнале защитной будет управляющая схема, регулирующая напряжение.

## 3. Заключение

Таким образом, применение устройства GCZDSCR позволяет осуществлять контроль и защиту ИС от воздействия ЭСР путем регулирования тока, управляющего тиристором [4]. Постоянное управляющее напряжение GCZDSCR регулируется напряжением пробоя стабилитрона. А при воздействии пикового импульсного ЭСР возникает переходной режим, который регулируется работой составляющей части схемы с объединенным затвором. Следовательно, применение данного устройства позволяет защитить ИС от воздействия ЭСР независимо от формы и типа воздействующего сигнала.

## 4. Список литературы

- [1]ГОСТ 30372-95 ГОСТ P50397-92 Термины и определения в электроэнергетике. Справочник.
- [2]IEC 61000-4-2:2008 Electromagnetic compatibility (EMC). Part 4-2: Testing and measurement techniques. Electrostatic discharge immunity test. — 2008.
- [3]Sheng-Lyang Jang, Shao-Hua Li/ Gate-coupled and zener diode triggering silicon controlled rectifiers for electrostatic discharge protection circuits/ Solid-State Electronics. — 2002. — P. 263—267.
- [4]Amerasekera A. ESD in Silicon Integrated Circuits / A. Amerasekera, C. Duwury // ESD in Silicon Integrated Circuits. 2nd Edition. — Chippenham: Wiley, 2002. — 422 p.

## THE COMBINED METHOD OF IC'S PROTECTION FROM ESD

Bryleva V.A.

Scientific adviser: Alexeev V.F.

Belarussian State University of Informatics and Radioelectronics, Belarus

**Abstract** — The combined build-in ESD protection device for IC's is proposed. The protection circuit consists of following parts: the gate coupled circuit and zener diode. This circuit can protect an IC regardless of the temporal waveform of the over-voltage stress by controlling the dynamic and dc trigger behavior of SCRs.